

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-122179
(43)Date of publication of application : 12.05.1995

(51)Int.Cl. H01J 1/30
H01J 9/02

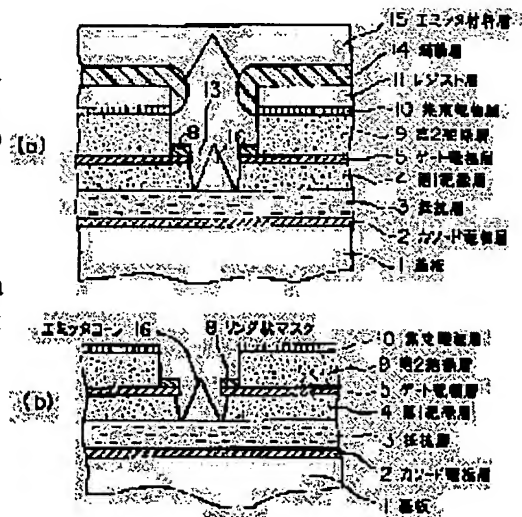
(21)Application number : 05-287264 (71)Applicant : FUTABA CORP
(22)Date of filing : 25.10.1993 (72)Inventor : ITO SHIGEO
NIIYAMA TAKEHIRO
WATANABE TERUO
TANIGUCHI MASATERU

(54) FIELD EMITTING CATHODE AND MANUFACTURE OF FIELD EMITTING CATHODE

(57)Abstract:

PURPOSE: To easily manufacture a field emitting cathode having a focusing electrode.

CONSTITUTION: A cathode electrode layer 2, a resistance layer 3, a first insulating layer 4, a gate electrode layer 5, and a mask layer 6 are laminated on a base 1, and the mask layer 6 is etched to form a ring mask layer 8. A second insulating layer 9 and a focusing electrode layer 10 are then laminated thereon, and a first opening part 12 is formed to the gate electrode 5 according to the ring mask layer 8. A second opening part 13 is formed to the resistance layer with the ring mask layer 8 as a mask. An emitter cone 16 is formed in the second opening part 13.



LEGAL STATUS

[Date of request for examination] 28.02.2000
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number] 3246137

BEST AVAILABLE COPY

[Date of registration]

02.11.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-122179

(43) 公開日 平成7年(1995)5月12日

(51) Int. Cl. ⁶	識別記号	片内整理番号	P I	技術表示箇所
H 0 1 J	1/30	B		
	9/02	B 7354-5E		

審査請求 未請求 請求項の数 5 F D (全 8 頁)

(21) 出願番号 特願平5-287264

(22) 出願日 平成5年(1993)10月25日

(71) 出願人 000201814

双葉電子工業株式会社

千葉県茂原市大芝629

(72) 発明者 伊藤 茂生

千葉県茂原市大芝629 双葉電子工業株式
会社内

(72) 発明者 新山 剛宏

千葉県茂原市大芝629 双葉電子工業株式
会社内

(72) 発明者 渡辺 照男

千葉県茂原市大芝629 双葉電子工業株式
会社内

(74) 代理人 弁理士 脇 篤夫 (外1名)

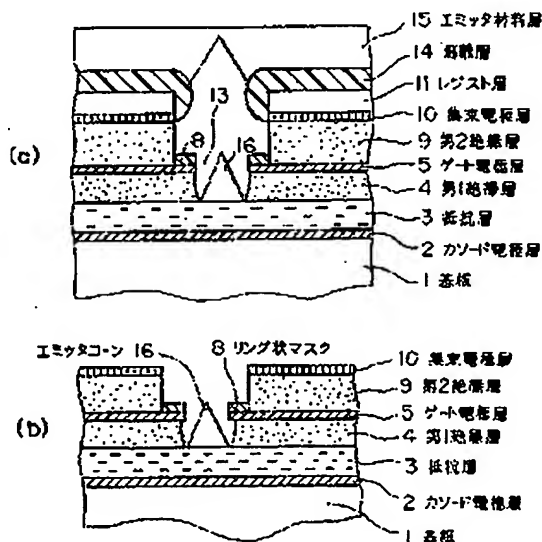
最終頁に続く

(54) 【発明の名称】 電界放出カソード及び電界放出カソードの製造方法

(57) 【要約】

【目的】 集束電極を有する電界放出カソードをなるべく簡易に製造すること。

【構成】 基板1上にカソード電極層2、抵抗層3、第1絶縁層4、ゲート電極層5、マスク層6を積層し、マスク層6をエッチングしてリング状マスク層8とする。次いで、その上に第2絶縁層9、集束電極層10を積層し、リング状マスク層8に合わせてゲート電極層5まで第1開口部12を形成する。次に、リング状マスク層8をマスクとして抵抗層3まで第2開口部13を形成する。そして、第2開口部13内にエミッタコーン16を形成する。



【特許請求の範囲】

【請求項1】 少なくとも、絶縁基板上にカソード電極層、第1絶縁層、ゲート電極層、マスク層を順次成膜した積層基板に対して、上記積層基板の表面に第1レジスト層を形成し、この第1レジスト層をリング状にパターンニングした後、エッチングを行い上記マスク層をリング状とする第1の工程と、

該第1の工程により得られたリング状の上記マスク層の上方より第2絶縁層と集束電極層を順次成膜した後、その上に第2レジスト層を形成し、この第2レジスト層に、少なくともリング状の上記マスク層の周辺部が含まれるような開口部をパターンニングした後、異方性エッチングにより上記集束電極層、上記第2絶縁層に第1開口部を形成すると共に、この第1開口部の底部に上記マスク層及び上記ゲート電極層を露出させる第2工程と、上記マスク層でマスクされていない上記ゲート電極層及び上記第1絶縁層の部分に異方性エッチングを施し、第2開口部を形成する第3の工程と、上記基板の表面に剥離層を形成した後、エミッタ電極材料を正蒸着して、上記第2開口部内にコーン状のエミッタを形成すると共に、上記剥離層を除去する第4の工程とからなることを特徴とする電界放出カソードの製造方法。

【請求項2】 少なくとも、基板上にカソード電極層、第1絶縁層、ゲート電極層、マスク層、第2絶縁層、集束電極層が順次成膜されており、上記集束電極層及び第2絶縁層に第1開口部が形成されることにより、上記集束電極層及び上記第2絶縁層が格子状とされ、上記第1開口部の底面を構成する上記ゲート電極層及び上記第1絶縁層に、上記マスク層をマスクとして形成された複数の第2開口部の中にそれぞれコーン状のエミッタが形成されていることを特徴とする電界放出カソード。

【請求項3】 少なくとも、絶縁基板上にカソード電極層、第1絶縁層、ゲート電極層、マスク層を順次成膜した積層基板に対して、上記積層基板の表面に第1レジスト層を形成し、この第1レジスト層を島状にパターンニングすると共に、この島状の中に複数のホールをパターンニングした後、エッチングを行い上記マスク層を多数のホールの形成された島状とする第1の工程と、

該第1の工程により得られた島状の上記マスク層の上方より第2絶縁層と集束電極層を順次成膜した後、その上に第2レジスト層を形成し、この第2レジスト層に、少なくとも島状の上記マスク層の周辺部が含まれるような開口部をパターンニングした後、異方性エッチングにより上記集束電極層、上記第2絶縁層に第1開口部を形成すると共に、この第1開口部の底部に上記マスク層及び上記ゲート電極層とを露出させる第2工程と、上記マスク層をマスクとして、上記ゲート電極層及び上

記第1絶縁層に異方性エッチングを施し、複数の第2開口部を形成する第3の工程と、

上記基板の表面に剥離層を形成した後、エミッタ電極材料を正蒸着して、上記複数の上記第2開口部内にコーン状のエミッタを形成すると共に、上記剥離層を除去する第4工程とからなることを特徴とする電界放出カソードの製造方法。

【請求項4】 上記基板とカソード電極層の間に抵抗層を成膜する工程を含むことを特徴とする請求項1あるいは3記載の電界放出カソードの製造方法。

【請求項5】 上記基板とカソード電極との間に抵抗層が形成されていることを特徴とする請求項2記載の電界放出カソード。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はコールドカソードとして知られている電界放出カソードに係るものであり、特に集束電極を有する電界放出カソード及びその製造方法に関するものである。

【0002】

【従来の技術】 金属または半導体表面の印加電界を 10^6 [V/m]程度にすると、トンネル効果により電子が障壁を通過して、室温でも真空中に電子放出が行われるようになる。これを電界放出(Field Emission)と呼び、このような原理で電子を放出するカソードを電界放出カソード(Field Emission Cathode)、あるいは電界放出素子と呼んでいる。

【0003】 近年、半導体微細加工技術を駆使して、ミクロンサイズの電界放出カソードからなる面放出型の電界放出カソードを作製することが可能となっており、電界放出カソードを基板上に多数個形成したものは、その各エミッタから放出された電子を蛍光面に照射することによって平面型の表示装置や各種の電子装置を構成する電子供給手段として期待されている。

【0004】 このような電界放出カソードの一例として、スピント(Spindt)型と呼ばれる電界放出カソード(以下、FECと記す)の斜視図を図9に示す。この図において、基板111上にカソード電極112が形成されており、このカソード電極112の上に絶縁層113及びゲート電極114が順次形成されている。そして、ゲート電極114と絶縁層113とに形成された開口部116内にエミッタコーン115が形成され、このエミッタコーン115の先端部分が開口部116から臨んでいる。このFECにおいては、微細加工技術を用いることによりエミッタコーン115とゲート電極114との距離をサブミクロンとすることができ、エミッタコーン115とゲート電極114間に僅か数十ボルトの電圧を印加することにより、エミッタコーン115から電子を放出させることができるようになる。

【0005】 したがって、図9に示すように、上記のF

10

20

30

40

50

ECがアレイ状に多数個形成されている基板111の上方に蛍光材料が塗布されているアノード基板117を配置し、電圧 V_{aa} 、 V_a を印加すると放出された電子によって蛍光材を発光させることができ、表示装置とすることができる。

【0006】

【発明が解決しようとする課題】しかしながら、図9に示すFECにおける電子の放出角度は、一般にエミッタコーンとゲート電極との相対位置関係、ゲート印加電圧及びエミッタコーンの先端曲率半径によって変化し、集束性を上げることが困難であるという問題点があった。また、アノード電圧が高電圧(数十kV)の場合、その影響がエミッタコーンに対して大きいため、カソード電極とアノード電極間にある程度のギャップが必要であった。

【0007】これを解決するために、図10に示すような集束電極を有するFECが本件出願人によって、特願平5-191848号として出願されている。この図10に示すFECは、ガラス等の基板101の上にカソード電極102の導体がスパッタにより形成され、このカソード電極102の一部あるいは全部の上に抵抗層103が形成されている。この抵抗層103の上には第1絶縁層104及びゲート電極105がスパッタ等により形成され、さらにその上に第2絶縁層106及び集束電極107がスパッタ等により形成されている。

【0008】また、第1絶縁層104及びゲート電極105に形成された第2開口部109の中にはエミッタコーン108が形成されている。そして、第2絶縁層106と集束電極107には第1開口部110が形成されており、エミッタ108から放出された電子はこの第1開口部110を通り、集束電極により集束されて上方へ放出されるようにされている。この第2絶縁層106と集束電極107に形成された第1開口部110の径 D_1 は、図示するようにエミッタコーン108が形成されている第2開口部109の径 D_2 の1.2〜2.0倍と一回り大きく形成されている。これは、集束性を向上するためである。

【0009】ところが、このFECは図示するように、径の異なる第1開口部及び第2開口部を有していることから、その製造方法が複雑になるという問題点があった。そこで、本発明は集束電極を有する電界放出カソードをなるべく容易に製造することを目的としている。さらに、本発明は集束電極を有する他の構成の電界放出カソード及びその製造方法を提供することを目的としている。

【0010】

【課題を解決するための手段】上記目的を達成するために、本発明の電界放出カソードの製造方法においては、径の小さい第2開口部を形成するために、予めリング状のマスキングをゲート電極上に形成するようにしたものであ

る。さらに、本発明の電界放出カソードは複数のエミッタコーンが形成されるブロック毎に集束電極を設けるようにしたものである。

【0011】

【作用】本発明の製造方法によれば、集束電極を有する電界放出カソードを容易に製造することができる。また、複数のエミッタコーンからなるブロック毎に集束電極を設けるようにすると、さらに容易に製造することができるようになる。本発明の集束電極を有する電界放出カソードによれば、エミッタから放出された電子の広がりを集束電極の径程度に押さえられるため、アノード電極をカソード電極に近づける必要がなくなる。このため、アノード・カソード間の耐電圧を低下させることなくクロストークを防止できる。従って、本発明の集束電極を有する電界放出カソードを画像表示装置に用いると、高精細かつ高輝度の画像を得ることが出来るようになる。

【0012】

【実施例】図1ないし図3に、本発明の第1実施例の集束電極を有する電界放出カソードの製造方法を示すが、この製造方法によって作成される電界放出カソードは、ほぼ図10に示す構成となる。まず、ガラス等の絶縁基板1の上にスパッタ法によりカソード電極層2の導体膜を成膜し、さらに均一な抵抗層3をカソード電極2上の全面に形成する。この抵抗層3の上には第1絶縁層4とゲート電極層5の導体膜を積層する。なお、第1絶縁層4は、例えばスパッタ法あるいは SiH_4 と N_2O 及び N_2 をガス相として使用してプラズマCVD法により作製した SiO_2 膜により成膜されている。この第1絶縁層4の厚さは例えば約1.0ミクロンとされている。

【0013】また、ゲート電極層5の導体膜の材料としては Ti 、 Cr 、 Nb 、 Mo 、 W 等のいずれかを使用し、この材料をスパッタ法等により例えば約0.4ミクロンの厚さで第1絶縁層4の上に、図1(a)に示すように成膜されている。このゲート電極層5の上に、第1絶縁層4及びゲート電極層5を加工する際に使用するエッチャントに対し耐性のある材料からなるマスク層6を、同図(b)に示すように物理蒸着法(PVD法)あるいは化学蒸着法(CVD法)により形成する。このマスク層6の材料は、例えば、ゲート電極5が Nb の場合は SF_6 等を用いたドライエッチング法により、第1絶縁層4が SiO_2 の場合は CHF_3 等を用いたドライエッチング法により加工し、アルミニウムをマスク材として用いる。

【0014】このマスク層6の上にはレジスト層7が塗布されパターニングされた後、エッチングすることにより同図(c)に示すようにリング状のレジスト層7とする。次いで、基板1の上方から Cl_2 、 BCl_3 等を用いてドライエッチングすることにより、マスク層6は同図(d)に示すようにリング状マスク8に加工されるよ

うになる。そして、基板1の上から第2絶縁層9及び集束電極層10を、前記第1絶縁層4及びゲート電極層5と同様な方法により、図2(a)に示すように積層する。次に、この集束電極層10上にレジスト層11を塗布し、フォトリソグラフィ法及びエッチング法により、前記リング状マスクの外径に合わせて開口を設け、基板1の上からSF₆等を用いて集束電極層10をドライエッチングし、さらにCHF₃等を用いて第2絶縁層9をドライエッチングすることにより、集束電極層10及び第2絶縁層9に第1開口部12が、同図(b)に示すように形成される。この第1開口部12の開口径は約1.5μm程度とされている。

【0015】このとき、第1開口部10の底部にはエッチングの選択性によりリング状マスク8及びゲート電極層5の導体膜の表面が露出される。次に、この露出したリング状マスク8をマスクとして、ゲート電極層5がN₂の場合SF₆等を用いてドライエッチングし、さらに第1絶縁層4がSiO₂の場合CHF₃を用いてドライエッチングすることにより、同図(c)に示すように第2開口部13がゲート電極層5及び第1絶縁層4に形成される。そして、従来のスピント型のFECと同様に剥離層14を、レジスト層11の上平面及び第1開口部12の側面に斜め蒸着により被着させ、第1開口部12の開口面積を第2開口部13の開口面積とほぼ同じとする。次に、剥離層14の上からモリブデン(Mo)等のエミッタ材料を電子ビーム蒸着(EB蒸着)等により、基板1に対し垂直方向から正蒸着を行う。すると、エミッタ材料層15が剥離層14の上に形成されるに伴い、開口部13内の抵抗層3上に円盤状のエミッタコーン16が、図3(a)に示すように形成される。

【0016】そして、基板1をリン酸中に浸し、剥離層14と共にエミッタ材料層13を共に除去すると共に、レジスト層11も除去する。これにより、同図(b)に示すような集束電極を有するFECを得ることができる。このFECを上面から見ると図5に示すように、集束電極層10に形成されて第1開口部12内にリング状マスク8とエミッタコーン16を置くことができる。この基板1上には数万から数十万個のエミッタを同時に作製することができ、集束性に優れたFECとすることができるため、表示装置に用いて好適なものとなる。また、前記リング状マスク8の外径と第1開口部12の径とは必ずしも一致させる必要はなく、図4に示すようにリング状マスク8の外径を大きくして、第1開口部12を形成してもよい。このようにすると、第1開口部12の位置合わせの精度を幾分下げることができる。

【0017】ところで、集束電極層10に設けた第1開口部12の径をゲート電極層5に設けた第2開口部13の径より大きくするのは、第1開口部の径D₁の第2開口部13の径D₂に対する条件を変えると、エミッタコーン16から放出された電子の軌跡がかなり変化し、径D

が径D₂の1.2倍から2倍に設定した時に無効電流が少なくなると共に、クロストークが発生しない良好な特性が得られるためである。なお、集束電極層10とゲート電極層5との距離を変化させてもエミッタコーン16から放出された電子の軌跡が変化することから、この距離も変えるようにして無効電流をより減らし、より多くの電子を集束電極層10により上方に向かわせるようにしてもよい。

【0018】ところで、カソード電極層2の上に抵抗層3を設ける理由は次の通りである。一般的なFECにおいてはコーン状のエミッタの先端とゲートとの距離がサブミクロンという極めて短い距離とされていると共に、数万個のエミッタが一枚の基板上に設けられるため、製造の過程において塵埃等によりエミッタとゲートとが短絡してしまうことがある。ゲートとエミッタとのひとつでも短絡していると、カソードとゲートとが短絡したことになるため、すべてのエミッタに電圧が印加されなくなり動作不能のFECとなってしまう欠点があった。

【0019】また、FECの初期の動作時に局所的な脱ガスが生じ、このガスによりエミッタとゲートあるいはアノード間が放電を起こすことがあり、このため大電流がカソードに流れてカソードを破壊することがあった。さらに、多数のエミッタのうち電子の放出しやすいエミッタから集中して電子が放出されやすいため、そのエミッタに電流が集中することになり、画面上に異常に明るいスポットが発生することがあった。これらの欠点を防ぐために、エミッタの下全面あるいは直下のみに抵抗を設けるようにしている。

【0020】すなわち、前記したように抵抗層3の上にエミッタコーン16を形成すると、エミッタコーン16の放出電子が多くなると、電流に応じて抵抗層3での電圧降下が大きくなるために、エミッタコーン16とゲート電極層5間の印加電圧が低下し、エミッタコーン16の電子放出を抑制する方向になり、エミッタコーン16の電子放出の暴走を食い止めることによってエミッタコーン16の破壊が抑えられる。

【0021】さらに、あるエミッタに電流が集中した場合はそのエミッタの下に設けられている抵抗層での電圧降下が大きくなるため、そのエミッタ電位が上昇し、このためゲート・エミッタ間の電圧が下がり、電流の集中を防止することができるようになる。したがって、抵抗をエミッタとカソードとの間に設けることにより、FECの製造上の歩留りが向上したり、安定な動作を行わせたりすることができるようになる。

【0022】次に、本発明に係る電界放出カソードの第2実施例の構成を図6及び図7に示す。これらの図に示す電界放出カソードは、複数のエミッタコーンの形成されたブロック毎に集束電極を設けるようにしたものである。図6はFECの断面を示しており、ガラス等の絶縁基板21の上にカソード電極層22の導体膜がスパッタ

10

20

30

40

50

法等により形成され、このカソード電極層22の一部あるいは全部の上に抵抗層23が形成されている。この抵抗層23の上には第1絶縁層24及びゲート電極層25がスパッタ法等により形成され、さらにその上に第2絶縁層26及び集束電極層27がスパッタ法等により形成されている。

【0023】また、第2絶縁層26と集束電極層27には長方形の第1開口部30が形成されており、この第1開口部30の底部に形成されているマスク層28には複数の第2開口部31が、抵抗層23に達するように形成されている。この第1絶縁層24及びゲート電極層25に形成された複数の第2開口部31の中にはエミッタコーン29がそれぞれ形成されており、複数のエミッタコーン29から放出された電子は第1開口部30の周囲に形成されている集束電極層27により集束されて、図示するように上方へ放出されている。そこで、図示するように集束電極層27上に蛍光体層32を塗布したアノード電極層33を設けるようにすると、アノード電極層33に捕集された電子により蛍光体層32が発光され、表示装置とすることができる。このように、この実施例においては、第1開口部30により複数のエミッタコーン29からなるブロックが構成されている。

【0024】図7は図6に示すFECの斜視図であり、集束電極層27は第1開口部30が形成されることにより格子状に形成され、この格子の中のマスク層28に複数の第2開口部31が設けられており、この第2開口部31からエミッタコーン29の先端が覗いているのが分かる。このようなFECにおいては、集束電極層27により区切られた、1ブロック内の複数のエミッタコーン29から放出される電子の軌道は、そのブロックを取り囲んでいる集束電極層27により上方に向かうよう修正されるようになるため、電子の集束度を効率的に向上することができる。また、集束電極はエミッタコーンの各々に設ける場合に比べ、ブロック毎に設けるようにしたので格子状の集束電極層27の寸法が大きくなるため、製造を容易に行うことができる。

【0025】なお、このような構成のFECは前記図1ないし図3に示す製造方法において、集束電極層および第2絶縁層を複数のエミッタコーンからなるブロックに区切れるようエッチングを行うようにして、ブロックに対応する第1開口部を設けることにより、前記第1実施例の製造方法と同様に製造することができる。この製造方法の概略を述べると、絶縁基板21上にカソード電極層22、第1絶縁層24、ゲート電極層25、マスク層28を順次成膜し、絶縁基板21の表面に第1レジスト層を形成し、この第1レジスト層を島状にパターニングすると共に、この島状の中に複数のホールをパターニングした後、エッチングを行い上記マスク層28を多数のホールの形成された島状とする第1の工程。

【0026】第1の工程により得られた島状の上記マス

ク層28の上方より第2絶縁層26と集束電極層27を順次成膜した後、その上に第2レジスト層を形成し、この第2レジスト層に、少なくとも島状のマスク層の外周辺に一致するような開口をパターニングした後、異方性エッチングにより集束電極層27、第2絶縁層26に第1開口部30を形成すると共に、この第1の開口部30の底部にマスク層28及びゲート電極層25とを露出させる第2工程と、マスク層28をマスクとして、ゲート電極層25及び第1絶縁層24に異方性エッチングを施し、複数の第2開口部31を形成する第3の工程と、絶縁基板21の表面に剥離層を形成した後、エミッタ電極材料を正蒸着して、複数の上記第2開口部31内にエミッタコーン29を形成すると共に、剥離層を除去する第4工程とにより上記第2実施例の電界放出カソードを製造することができる。

【0027】次に、集束電極を有する電界放出カソードの第3実施例の製造方法を図8を参照しながら説明する。まず、(a)に示すようにガラス等の絶縁基板41上に、カソード電極層42、抵抗層43、第1絶縁層44、ゲート電極層45、マスク層46、第2絶縁層47、集束電極層48を前記第1実施例と同様の方法で順次積層する。次に、集束電極層48上にレジスト層49を塗布し、フォトリソグラフィ法およびエッチング法により開口部をレジスト層49に形成し、集束電極層48がNbの場合は基板41の上からSF₆等を用いて集束電極層48をドライエッチングし、第2絶縁層47がSiO₂の場合はさらにCHF₃等を用いて第2絶縁層47をドライエッチングすることにより、集束電極層48及び第2絶縁層47に第1開口部50が、同図(b)に示すように形成される。なお、この第1開口部50の径は最終開口径より若干小さめに設定しておく。

【0028】次いで、等方性エッチングによりアルミニウム製のマスク層46をエッチングすると、マスク層48に開口部が設けられると共に、第1開口部50の側面もエッチングされることにより第1開口部50の径が若干広がるようになる。そして、開口の形成されたマスク層46をマスクとして、ゲート電極層がNb等の場合はゲート電極層45をSF₆等を用いてドライエッチングし、さらに第1絶縁層44がSiO₂の場合は第1絶縁層44をCHF₃等を用いてドライエッチングすることにより、同図(c)に示すように第1開口部50に接続して、第1開口部50より径の小さい第2開口部51が抵抗層43に達するように形成される。

【0029】そして、従来のスピント型のFECと同様に剥離層を、レジスト層49の上平面及び第1開口部50の側面に斜め蒸着により被着させ、第1開口部50の開口面積を第2開口部51の開口面積とほぼ同じとする。次に、剥離層の上からモリブデン(Mo)等のエミッタ材料を電子ビーム蒸着(EB蒸着)等により、基板41に対し垂直方向から正蒸着を行う。すると、エミッ

タ材料層が剥離層の上に形成されるに伴い、第2開口部51内の抵抗層43上にコーン状のエミッタ52が形成される。そして、剥離層およびレジスト層49を除去することにより同図(d)に示すFECを製造することができる。この製造方法によれば、マスク層のエッチングと同時に第1開口部を形成するようにしたため、セルフアライメントを行うことが可能になると共に、工程数を削減することができる。

【0030】

【発明の効果】本発明の電界放出カソードの製造方法によれば、集束電極を有する電界放出カソードを容易に製造することができる。また、複数のエミッタコーンからなるブロック毎に集束電極を設けるようにすると、さらに容易に製造することができるようになる。また、本発明の集束電極を有する電界放出カソードによれば、エミッタから放出された電子の広がりや集束電極の径程度に押さえられるため、アノード電極をカソード電極に近づける必要がなくなる。このため、アノード・カソード間の耐電圧を低下させることなくクロストークを防止することができる。従って、本発明の集束電極を有する電界放出カソードを画像表示装置に用いると、高精細かつ高輝度の画像を得ることが出来るようになる。

【図面の簡単な説明】

【図1】本発明の集束電極を有する電界放出カソードの第1実施例の製造方法を示す図である。

【図2】本発明の集束電極を有する電界放出カソードの第1実施例の製造方法を示す図である。

【図3】本発明の集束電極を有する電界放出カソードの第1実施例の製造方法を示す図である。

10

*【図4】本発明の第1実施例の変形例を示す図である。

【図5】本発明の第1実施例の上面図である。

【図6】本発明の第2実施例を示す図である。

【図7】本発明の第2実施例の斜視図である。

【図8】本発明の第3実施例の製造方法を示す図である。

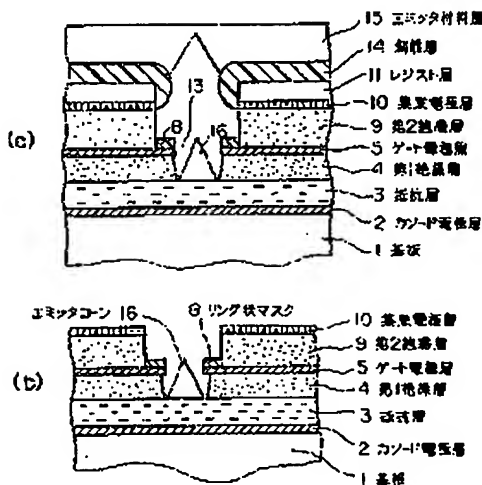
【図9】従来の電界放出カソードの斜視図である。

【図10】従来の集束電極を有する電界放出カソードの断面図である。

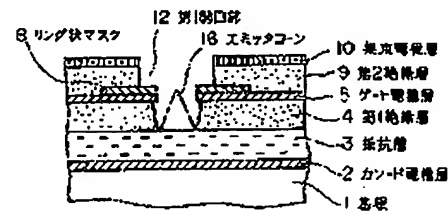
【符号の説明】

1. 21, 41, 111, 101 基板
2. 22, 42, 112, 102 カソード電極層
3. 23, 43, 103 抵抗層
4. 24, 44, 104 第1絶縁層
5. 25, 45, 114, 105 ゲート電極層
6. 28, 46 マスク層
7. 11, 49 レジスト層
- 8 リング状マスク
9. 26, 47, 106 第2絶縁層
10. 27, 48, 107 集束電極層
12. 30, 50, 110 第1開口部
13. 31, 51, 109 第2開口部
- 14 剥離層
- 15 エミッタ材料層
16. 29, 52, 115, 108 エミッタコーン
- 32 蛍光体層
- 33, 117 アノード電極
- 113 絶縁層

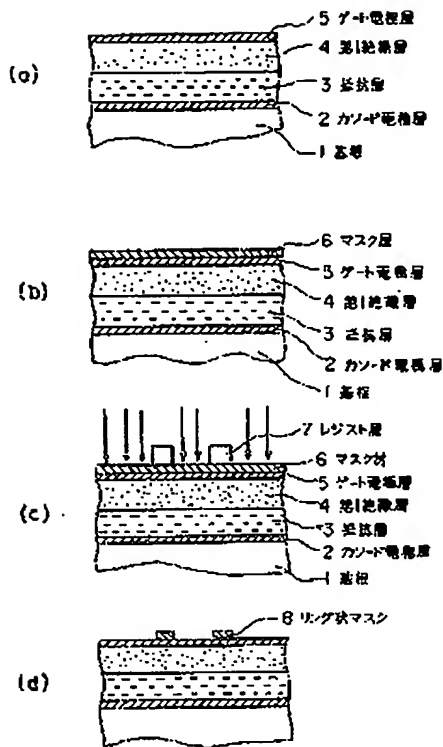
【図3】



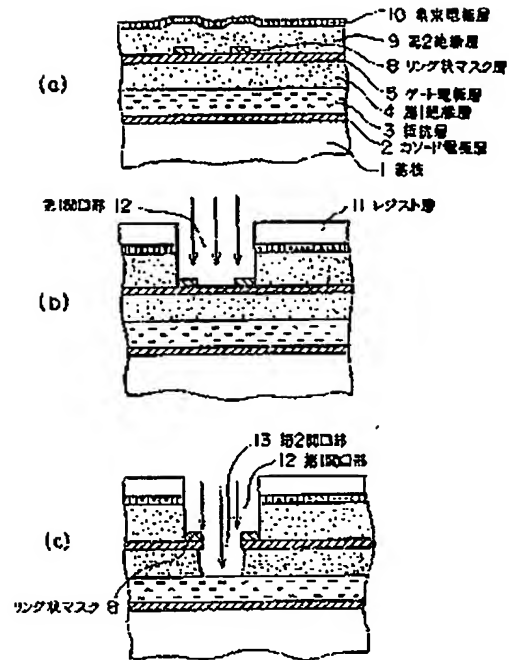
【図4】



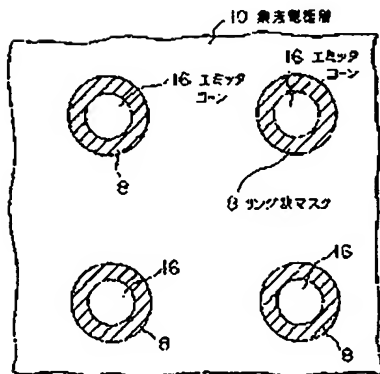
【図1】



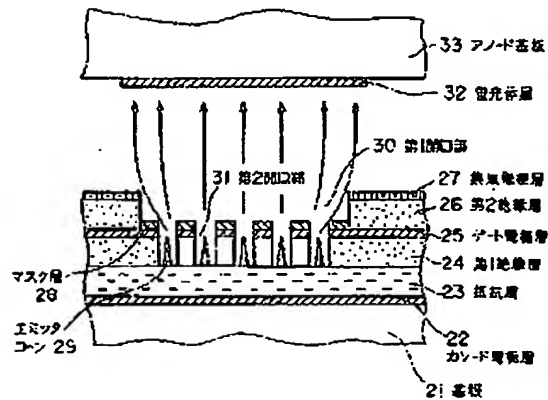
【図2】



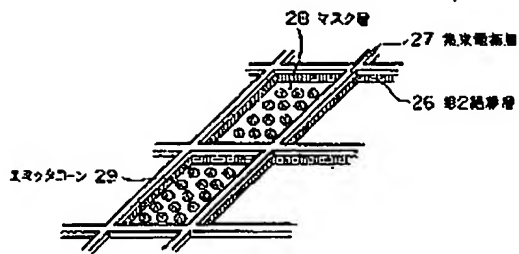
【図5】



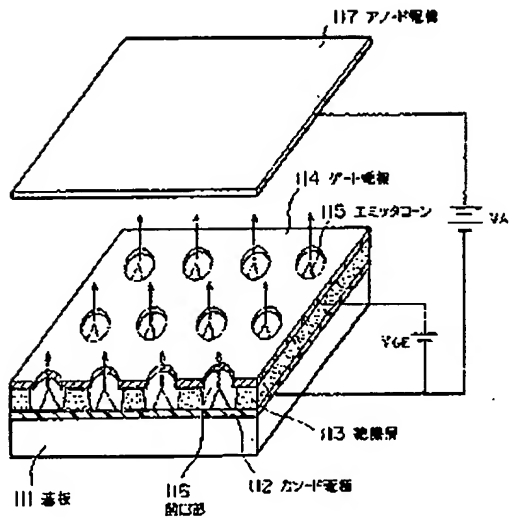
【図6】



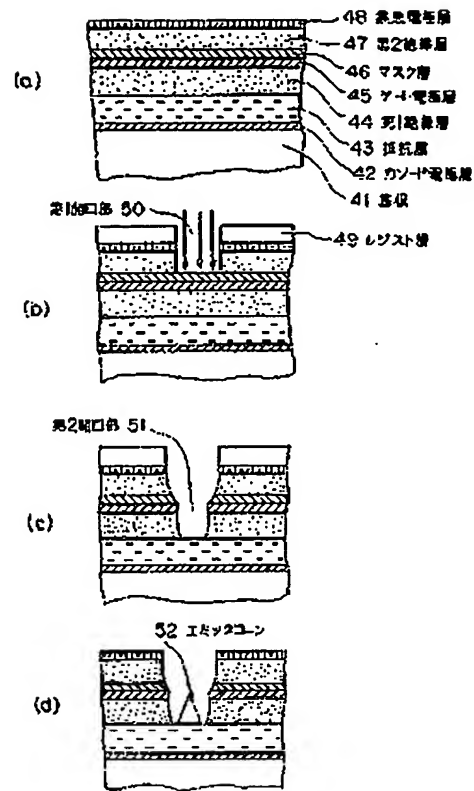
【図7】



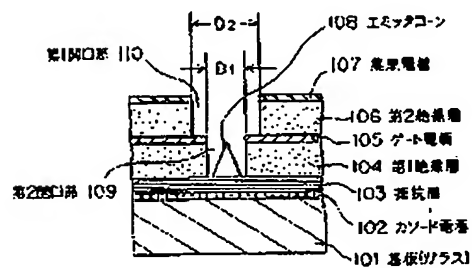
【図9】



【図8】



【図10】



フロントページの続き

(72)発明者 谷口 昌照
千葉県茂原市大芝629 双葉電子工業株式
会社内

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.